

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-270976

(43)Date of publication of application : 09.10.1998

(51)Int.Cl.

H03H 9/25

H03H 9/72

(21)Application number : 10-124839

(71)Applicant : FUJITSU LTD

(22)Date of filing : 07.05.1998

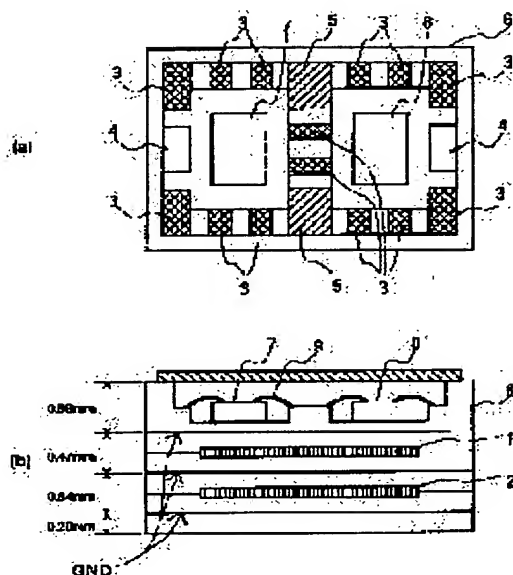
(72)Inventor : IGATA OSAMU
SATO YOSHIO
HIRASAWA NOBUAKI
OMORI HIDEKI

(54) BRANCHING FILTER PACKAGE

(57)Abstract:

PROBLEM TO BE SOLVED: To improve the deterioration in a filter characteristic by adjusting number of ground terminals of a strip line imbedded in the inside of a package of a multi-layer structure in a branching filter package.

SOLUTION: The package contains two surface acoustic wave filter chips 7, 8 having a different band center frequency and phase matching circuits 1, 2 between the two filter chips 7, 8. In this case, the phase matching circuits 1, 2 are made up of at least two laminated strip lines 1, 2 and the filter chips 7, 8 are made up of a common signal terminal 5 for the connection to an external circuit, a surface acoustic wave resonator with a parallel arm connected in parallel with a signal line connecting the strip lines 1, 2, and a surface acoustic wave resonator with a series arm connected in series with the signal line. Moreover, number of the grounding terminals to connect the filter chips 7, 8 to ground is selected more than number of the surface acoustic wave resonators with the parallel arm.



LEGAL STATUS

[Date of request for examination] 07.05.1998

[Date of sending the examiner's decision of rejection] 10.04.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3525408

[Date of registration] 27.02.2004

[Number of appeal against examiner's decision of rejection] 2001-07779

[Date of requesting appeal against examiner's decision of rejection] 10.05.2001

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 10-270976

(43) 公開日 平成10年 (1998) 10月9日

(51) Int. Cl. ⁶

識別記号

F I

H 0 3 H 9/25
9/72

H 0 3 H 9/25 A
9/72

審査請求 有 請求項の数 4

O L

(全 11 頁)

(21) 出願番号 特願平10-124839
(62) 分割の表示 特願平6-151319の分割
(22) 出願日 平成6年 (1994) 7月1日

(71) 出願人 000005223
富士通株式会社
神奈川県川崎市中原区上小田中4丁目1番1号
(72) 発明者 伊形 理
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内
(72) 発明者 佐藤 良夫
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内
(74) 代理人 弁理士 野河 信太郎

最終頁に続く

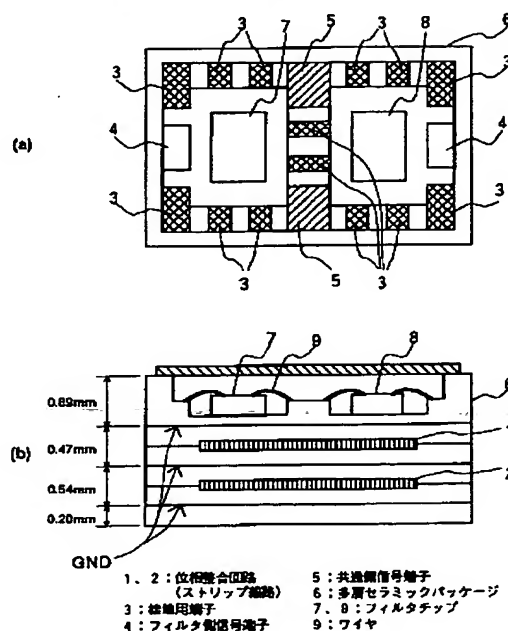
(54) 【発明の名称】 分波器パッケージ

(57) 【要約】

【課題】 この発明は、分波器パッケージに関し、多層構造のパッケージ内部に埋め込まれたストリップ線路の接地端子数の調整によってフィルタ特性の劣化を改善することを目的とする。

【解決手段】 それぞれ異なる帯域中心周波数を有する2つの弾性表面波フィルタチップと、2つのフィルタ間の位相整合用回路とを一つに収めた多層分波器パッケージであって、前記位相整合用回路が積層化された少なくとも2つのストリップ線路により形成され、前記フィルタチップが、前記外部回路を接続するための共通信号端子と前記ストリップ線路を接続する信号線に対して並列に接続される並列腕の弾性表面波共振器と、直列に接続される直列腕の弾性表面波共振器とから構成され、さらに前記フィルタチップを接地するための接地用端子の数が前記並列腕の弾性表面波共振器の数よりも多く設けられることを特徴とする。

この発明の第1実施例の多層セラミックパッケージを用いた分波器の平面図及び断面図



【特許請求の範囲】

【請求項1】 それぞれ異なる帯域中心周波数を有する2つの弾性表面波フィルタチップと、2つのフィルタ間の位相整合用回路とを一つに収めた多層分波器パッケージであって、前記位相整合用回路が積層化された少なくとも2つのストリップ線路により形成され、前記フィルタチップが、前記外部回路を接続するための共通信号端子と前記ストリップ線路を接続する信号線に対して並列に接続される並列腕の弾性表面波共振器と、直列に接続される直列腕の弾性表面波共振器とから構成され、さらに前記フィルタチップを接地するための接地用端子の数が前記並列腕の弾性表面波共振器の数よりも多く設けられることを特徴とする分波器パッケージ。

【請求項2】 前記ストリップ線路の特性インピーダンス値を前記分波器パッケージに接続される外部回路の特性インピーダンス値よりも大きくしたことを特徴とする請求項1記載の分波器パッケージ。

【請求項3】 前記ストリップ線路の特性インピーダンス値を前記外部回路の特性インピーダンス値に対し、 $1.11 \pm 7\%$ 以内としたことを特徴とする請求項2記載の分波器パッケージ。

【請求項4】 前記フィルタチップとストリップ線路が階層化されて形成されることを特徴とする請求項1、2または3記載の分波器パッケージ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、弾性表面波帯域通過フィルタを用いた分波器パッケージに関し、特に、位相整合用回路を備えた多層の分波器用パッケージに関する。

【0002】近年、携帯用電話機に代表される移動通信機器の小型化が急速に進められ、これらに使用される部品の小型・高性能化が要望されている。これら無線通信機器における信号の分岐、生成を行うために送信信号及び受信信号が干渉しないように、分波器が用いられている。分波器は誘電体を用いた帯域通過フィルタ、帯域阻止フィルタあるいはそれらの組み合わせにより構成されたものが多いが、今日では弾性表面フィルタを用いたものが研究開発されている。

【0003】

【従来の技術】二つの帯域通過弾性表面波フィルタチップ F_1 及び F_2 を用いて分波器を構成する場合、互いのフィルタ特性を干渉しないように設計する必要があり、そのために各フィルタに対して位相整合回路が付加される。

【0004】これは、一般に、上記のフィルタチップ F_1 及び F_2 は、それぞれの通過帯域の中心周波数付近では分波器回路全体の特性インピーダンス（通常 50Ω ）に近い値を持ち、他の周波数帯域では特性インピーダンスははるかに大きな値を持つように設計されるが、回路パ

ーに存在する抵抗分等の影響のため相手のフィルタチップの通過帯域において相手のフィルタ特性に対して干渉しないようにすることは難しいためである。この位相整合回路の定数は2つのフィルタチップの中心周波数（ f_1 及び f_2 ）の値とその差によって決定される。

【0005】従来、この位相整合回路としては、L（インダクタンス）素子やC（コンデンサ）素子を用いるもの、又はL、C成分としての役割を果たす線路を用いるもの等が提案されている。

10 【0006】例えば、特開平5-167388号公報、及び特開平5-167389号公報には、ガラスエポキシ基板またはセラミック基板上に金属のストリップ線路により位相整合回路を形成した分波器が記載されている。また、2つのフィルタチップ及び位相整合回路を多層のセラミックパッケージの中に納めたものもある。

【0007】この従来の多層セラミックパッケージを用いた分波器の例を図10(a)、(b)に示す。これは、同図に示すように、複数のグランド層GNDと、位相整合回路1及び2と、接地用端子3、フィルタ側信号端子4、共通信号端子5とが設けられた多層セラミックパッケージ6に、フィルタチップ7及び8が搭載され、フィルタチップ7、8と各端子3、4、5間をワイヤ9で接続している。

30 【0008】パッケージ内に納められた位相整合回路1及び2は、同図に示すように、フィルタチップの層の下方でGND層にはさまれた位置にあり、通常ストリップ線路により形成され、その特性インピーダンスが共通信号端子5に接続される外部回路の特性インピーダンスと一致させるように作成される。これにより回路損失の低減が図られる。

【0009】

【発明が解決しようとする課題】しかしながら、分波器を構成する2つの異なる中心周波数を持ったフィルタチップは使用する信号の周波数により特性インピーダンスが変化する。例えば、フィルタチップの特性インピーダンスは通過帯域においては外部回路の特性インピーダンスと略同等の値となり、阻止域においては外部回路の特性インピーダンスよりも遙に小さいかあるいは大きな値となる。そして、回路損失を低減するために、これらを用いて分波器を構成する際には、フィルタチップ及び外部回路の互いの特性を劣化させないようにしなければならない。そのためには、互いの通過域においては、相手方の特性インピーダンスが無限大に且つ反射係数も略1になっていることが理想である。

40 【0010】このような理想的特性に近づけるために位相を整合する回路が必要であり、前記したようなストリップ線路を形成させることが提案されているが、この場合、線路長に比例して抵抗も増加する。抵抗が増加することは、信号の伝搬損失の発生や、分布定数における浮遊容量の増加をもたらすおそれがある。この浮遊

容量の増加は、位相回路定数等に影響を及ぼし、使用する信号の周波数が高周波数になる程、その影響の度合いは大きくなる。すなわち、送受信信号の分岐の特性の劣化となり、さらに送受信信号の伝達の損失につながる。

【0011】また、パッケージに高誘電率の材料を使うと、高温で各層の結合をさせなければならず、したがってストリップ線路にも高融点のものを使わなければならないため、上記のフィルタ特性の劣化の度合いが大きくなる。

【0012】そこで、この発明は、以上のような事情を考慮してなされたものであり、分波器パッケージに内蔵された位相整合回路であるストリップ線路の特性インピーダンスの設定及び分波器パッケージの接地用端子の数の調整によって、帯域中心周波数の異なる2つのフィルタの特性劣化を改善することができる分波器パッケージを提供することを目的とする。

【0013】ここで、ストリップ線路の特性インピーダンスの値を分波器に接続される外部回路の特性インピーダンスの値よりも高めに設定することによって、上記2つの特性インピーダンスを一致させた時に比べて通常帯域の信号損失を減らし、特性劣化を改善することを目的とする。

【0014】また、分波用パッケージの接地用端子の数をフィルタチップを構成する並列腕の弾性表面波共振器の数よりも多くすることによって、阻止帯域の信号減衰量を増加させて、特性劣化を改善することを目的とする。

【0015】

【課題を解決するための手段】この発明は、それぞれ異なる帯域中心周波数を有する2つの弾性表面波フィルタチップと、2つのフィルタ間の位相整合回路とを一つに収めた多層分波器パッケージであって、前記位相整合回路が積層化された少なくとも2つのストリップ線路により形成され、前記フィルタチップが、前記外部回路を接続するための共通信号端子と前記ストリップ線路を接続する信号線に対して並列に接続される並列腕の弾性表面波共振器と、直列に接続される直列腕の弾性表面波共振器とから構成され、さらに前記フィルタチップを接地するための接地用端子の数が前記並列腕の弾性表面波共振器の数よりも多く設けられることを特徴とする分波器パッケージを提供するものである。

【0016】ここで、前記ストリップ線路の特性インピーダンス値を分波パッケージに接続される外部回路の特性インピーダンス値よりも大きくしてもよく、特に1.11倍±7%以内とすることが好ましい。また、前記ストリップ線路の幅を、そのストリップ線路の両端において異ならしめるようにしてもよい。

【0017】また、前記フィルタチップと前記ストリップ線路は階層化されて形成されるようにしてもよい。

【0018】ここで、分波器パッケージは一般にアルミ

ナ又はガラスセラミックで形成されるが、高誘電率を持つ材料であればよい。また、ストリップ線路は、金、タングステン、銅等の金属が用いられるが、抵抗分が少なく導電率の高い材料が好ましい。また、2つのストリップ線路は、前記したような高誘電率の材料で作られたパッケージの層間に挟まれて形成され、2つのストリップ線路は、パッケージの層を介在して積層化して形成されることが好ましい。

【0019】

【作用】この発明によれば、フィルタチップを接地するための接地用端子の数を、フィルタチップを構成する並列腕の弾性表面波共振器の数よりも多く設けるため、フィルタチップの阻止帯域の信号減衰量を増加させ、特性劣化を改善することができる。

【0020】また、ストリップ線路の特性インピーダンスの値を分波器パッケージに接続される外部回路の特性インピーダンス値よりも大きく設定しているため、フィルタチップの通過帯域の信号損失を減らし、特性劣化を改善することができる。

【0021】また、フィルタチップとストリップ線路が階層化されて形成されるため、分波器パッケージを小型化することができる。

【0022】

【実施例】以下、図面に示す実施例に基づいてこの発明を詳述する。なお、これによってこの発明が限定されるものではない。

【0023】第1実施例

図1にこの発明に関する分波器の概略構成図を示す。同図に示すように、共通端子T-T'に対し、2つの弾性表面波帯域通過フィルタチップF1及びF2が接続され、これらのフィルタチップとT-T'の間に2つの位相整合回路1及び2が設けられる。

【0024】ここで、共通端子T、T'は、アンテナを通して電波を送受信する外部回路を接続する端子である。また、同図のフィルタチップF1及びF2に接続され、たとえば外部の送信用回路が接続されるF₁用端子及び外部の受信用回路が接続されるF₂用端子が設けられる。

【0025】図2に分波器のフィルタチップの周波数特性の説明図を示す。同図に示すように、弾性表面波帯域通過フィルタチップF1、F2は、互いに異なる帯域中心周波数を有しており、例えばフィルタチップF1の中心周波数f₁は932MHz、フィルタチップF2の中心周波数f₂は878MHzに設定される。このとき、各フィルタチップの帯域通過特性が互いに干渉し合わないようするため、すなわち、図2における各フィルタチップの通過強度の山がなるべく干渉し合わないようするために、位相整合用の回路が付加される。

【0026】図3(a)、(b)に、この発明における多層セラミックパッケージを用いた分波器の平面図及び

断面図を示す。同図において、1、2は位相整合回路であり、タングステン等の材料を用いたストリップ線路によって形成される。GNDは、グランド層であり、2つのストリップ線路を間にはさんで積層される。3はこの分波器を接地するための接地用端子であり、4は信号を分岐した後のフィルタチップに接続されるフィルタ側信号端子であり、5は外部回路に接続する共通側信号端子である。

【0027】7及び8はフィルタチップであり、GND層の上方に搭載される。また、フィルタチップ7及び8と、接地用端子3、フィルタ側信号端子4、共通側信号端子5とはワイヤ9によって接続される。また、ストリップ線路1、2と各信号端子及びフィルタチップとは階層構造をなすため、層間にわたって形成され電氣的に接続されたスルーホール及びビアを通して結合される。

【0028】以上のような構成を持った多層セラミックパッケージ6はガラスセラミック材料（誘電率=5）で作成され、縦7.5mm、横8.5mm、高さ2.1mm程度の高さで形成できる。

【0029】また、GND層の間に埋め込まれた2つのストリップ線路1、2は単なる直線ラインではなく、同一平面上で適当に折れ曲がった直線状の線路から構成される。図4にこのストリップ線路1の形状の平面図の例を示す。なお、ストリップ線路1の長さは35mm、線幅は0.2mm程度である。もう1つのストリップ線路2はストリップ線路1と形状が異なり、長さも25mmと短いが線幅は同じ0.2mmである。

【0030】2つのストリップ線路は図3(a)、(b)に示すようにガラスセラミック材料で作成されたGND層の間に形成されるが、2つのストリップ線路のパターンの特性インピーダンス値を55Ωとするため、各GND層の厚みは図3(b)に示すような値とした。ここで、ストリップ線路の特性インピーダンス値(=55Ω)は、外部回路の特性インピーダンス値(=50Ω)よりも大きく設定している。

【0031】図3に表面に複数の接地用端子を有する分波器パッケージの例を示したが、まず、この接地用端子すなわち接地用ボンディングパッドの数がフィルタチップを構成するその内部の並列腕弾性表面波共振器の数よりも多い場合の特性について説明する。

【0032】一般にフィルタチップの内部は、前記した共通端子及びストリップ線路を接続する信号線に対して並列に接続される並列腕の弾性表面波共振器とこの信号に対して直列に接続される直列腕の弾性表面波共振器とで構成される。

【0033】また、図3(a)に示したように、フィルタチップのこれらの共振器の一端のと、表面に存在する接地用端子3、フィルタ側端子4、及び共通信号端子5がワイヤ9によって接続される。ただし、この分波器は積層化されているため、下層部のストリップ線路や接地

のためには、スルーホール及びビアが用いられる。

【0034】図8に図3の分波器パッケージの電氣的な等価モデルを示す。ここでは、フィルタチップ7及び8が、どちらも1つの直列腕弾性表面波共振器と、2つの並列腕弾性表面波共振器で構成されている。また、ワイヤ9によってフィルタチップは各端子と接続されるが、ワイヤ9にはインダクタンス成分が存在し、さらに、下層のストリップラインや接地端子と接続するためのスルーホールにも図に示すようなインダクタンス成分が存在する。

【0035】この並列腕弾性表面波共振器に接続されたワイヤの数を変えることでフィルタの阻止帯域の信号減衰量が変化することが知られているが、これは、ワイヤ9及びスルーホール及びビアによるインダクタンス成分が変化するためである。一般に、このインダクタンス成分は、高周波信号のもれとして減衰量に悪影響を及ぼすので、インダクタンス成分を減少させた方がよい。

【0036】そのため、図3(a)に示すように、分波器表面に接地用端子3を並列腕弾性表面波共振器の数よりも多く設置する。これにより、フィルタと接地用端子3を接続するワイヤ9の数とスルーホール及びビアの数が並列に増加させられるため、これらが寄与していたインダクタンス成分が減少できる。

【0037】図9に、上記したように接地用端子の数を増加させた場合(A)と並列腕弾性表面波共振器の数と同数の接地用端子を設けた場合(B)の帯域特性の比較例を示す。ここで、接地用端子の数を増加させる場合、一つの並列腕弾性表面波共振器に対して少なくとも2個設けるものとする。同図において、接地用端子の数を増加させた場合の方が5dB程度フィルタチップの阻止帯域において減衰量が改善できることがわかる。なお、このとき図9のようにフィルタチップの通過帯域に対しては、特性の劣化はほとんど見られない。

【0038】また、上記のように接地端子数を増加させる場合の他、接地端子数を増加させずに同じ接地端子とフィルタとを接続するワイヤの数を増加させることによって減衰量を改善することができる。これらは、いずれも前記したように、スルーホール及びワイヤに存在するインダクタンス成分を減少させることによると考えられる。

【0039】以上のことにより、接地用端子3を、分波器パッケージのスペースの許す限り多く設けた方が、フィルタの特性を改善できる。したがって、接地用端子の数を並列腕弾性表面波共振器の数よりも多く設けることによって、フィルタチップの通過帯域に対しては特性の劣化をさせずに、阻止帯域に対してのみ信号減衰量を増加させることができる。このことは、互いに相手のフィルタチップの通過帯域に対する特性が改善できることを意味する。

【0040】図5に、ストリップ線路の特性インピーダ

ンス値に対するフィルタ特性の変化の測定図を示す。フィルタ特性値として、縦軸にストリップ線路による位相回転後の通過帯域内VSWR (Voltage Standing Wave Ratio:電圧定常波比)、ストリップ線路による位相回転前後での相手通過帯域での反射係数変化分、ストリップ線路による位相回転後、相手側フィルタと組み合わせたときの相手側フィルタチップの通過帯域における損失増加分を示している。

【0041】ここで、通過帯域内VSWRは、通常2以下で用いられるものであり、理想的なフィルタでは1を示すものである。従って、VSWRは、2以下でできるだけ1に近い値を示すほうがよい。

【0042】また、相手側通過帯域内における反射係数は、理想的には1であることが望ましいが、通常用いられるフィルタでは、0.85~0.90の値を示しており、フィルタの特性劣化をさけるためには、反射係数変化分は、反射係数をできるだけ1に近づける方向の値、すなわち0以上であることが必須条件である。

【0043】また、ストリップ線路の特性インピーダンスを変化させると、損失もそれに応じて増減するが、ここでは、実質的な信号伝送に問題のない損失増加分として0から0.5までの範囲は許容するものとする。

【0044】同図において、たとえば、特性インピーダンスが50Ωの場合には、55Ωの場合に比べてVSWRは良い数値を示しているが、反射係数変化分と損失増加分の値は、悪い数値を示している。

【0045】従って、図5において、ストリップ線路の特性インピーダンスが50Ωよりも55Ωにした方がフィルタの特性劣化が少ないと言うことができる。すなわち、ストリップ線路の特性インピーダンスは、外部回路の特性インピーダンスよりも若干大きな値を持つようにした方が特性劣化が少ないことを意味する。また、特性インピーダンスが60Ω付近になるとVSWR値が2以上となり、また不整合損失の増加分が0.5を越えるようになり、無視できないフィルタ特性の劣化が発生しつつある状態にある。

【0046】そこで、実用上問題のないストリップ線路の特性インピーダンスを選ぶ基準としてVSWRは2以下、反射係数変化分は0以上、損失増加分は0.5以下を採用することにする。このとき、フィルタ特性の劣化を抑え、実質的な信号伝送に問題とならないために、ストリップ線路の特性インピーダンスとしては、外部回路の特性インピーダンス値50Ωに対して、1.11倍±7% (51.615~59.385Ω:図5の斜線で示した範囲)を利用することができる。

【0047】ここで、ストリップ線路の特性インピーダンスの上限値としては、VSWRが2となるものを採用し、その下限値としては、反射係数変化分が0となるものを採用している。この特性インピーダンスの上限値と下限値の範囲を外部回路の特性インピーダンス値50Ω

で規格化したものが1.11倍±7%である。

【0048】以上のように、位相整合回路であるストリップ線路の特性インピーダンス値を外部回路の特性インピーダンス値よりも大きく設定することによって、フィルタチップ通過帯域の信号損失を減少し、フィルタチップの特性劣化を改善することができる。

【0049】また、2つのストリップ線路を積層化し、さらに、フィルタチップをストリップ線路の上方に搭載しているため、分波器パッケージ全体の大きさを小型化することができる。また、前記のようにフィルタチップの特性劣化が改善できるので、分波器パッケージの製造上の歩留りも向上させることができる。

【0050】第2実施例

次に、ストリップ線路の幅をその両端において異ならせた場合の分波器の実施例を示す。図3におけるような層構成を持つ分波器において、図4に示したようなグラウンド層の間に埋め込まれたストリップ線路のパターンの幅を変化させるわけであるが、ストリップ線路1を例にとるとフィルタチップと接続される側を240μmとし、線路長方向に対して徐々にパターン幅を狭くしていき、ストリップ線路の共通端子と接続される側を180μmとし、線路中間で200μmとする。

【0051】図6にストリップ線路の線路幅を異ならせた場合の特性インピーダンスの変化を測定した図を示す。ただし、この中には、線路の抵抗による成分も含まれる。同図において、横軸が線路長に相当し、縦軸がストリップ線路の特性インピーダンスである。図6の上のグラフはストリップ線路1に対応する線路長が35mmのものであり、下のグラフはストリップ線路2に対応する線路長が25mmのものである。

【0052】また、グラフの左側が線路幅の広いフィルタチップ側であり、グラフの右側が線路幅の狭い共通端子側である。同図のグラフより、外部回路の特性インピーダンス値50Ωで規格化した場合には、ストリップ線路の特性インピーダンスは線路幅の広いフィルタチップ側で0.95倍、線路幅の狭い共通端子側で1.3倍、全体平均で1.11倍となっていることがわかる。

【0053】図7に、第1実施例におけるような線路幅を一定にした場合と、この第2実施例における線路幅を変化させた場合の比較の測定図を示す。横軸が周波数であり、縦軸が通過強度である。

【0054】これによれば、線幅を変化させた場合の方が通過強度が改善され、不整合損失は約0.20dBとなり、第1実施例の線幅一定の場合に比べて不整合損失が8割程度に低減されていることがわかる。これはストリップ線路の特性インピーダンス値と外部回路の特性インピーダンス値は大きく異なるが、ストリップ線路により位相回転を起こした結果、フィルタチップの特性インピーダンス値が外部回路と同等の値となるため、理論値より実際の不整合損失が小さくなったと考えられる。

【0055】以上のように、ストリップ線路の線幅をその両端において異ならせることによって、フィルタチップの通過帯域の信号損失を減らし、フィルタチップの特性劣化を改善することができる。また、この特性劣化の改善によって、分波器パッケージの製造の歩留りも向上できる。

【0056】なお、パッケージ材料はガラスセラミックのみならず、アルミナ（誘電率：10）を用いてもよく、減衰量の絶対値としては多少の違いが見られるが、略同様にフィルタの特性が改善できる。従って、パッケージ材料としてムライト等の材料を用いても同様の結果が得られることはいうまでもない。

【0057】なお、以上の実施例では、2つのストリップ線路を積層化し、フィルタチップとストリップ線路が階層化された構造の分波器パッケージを用いたが、積層化せずに、1板のガラスセラミック基板上に2つのストリップ線路とフィルタチップを並べて配置してもかまわない。この場合底面積は増加するが、高さを低くすることが可能であり、用途に応じて、積層化された構造の分波器か、又はフィルタチップ等を並列に配置した構造の分波器を採用すればよい。

【0058】また、ストリップ線路とフィルタチップをそれぞれ別の基板上に配置した構造や、ガラスセラミック基板の中に2つのストリップ線路を並列に埋め込む構造を持つように分波器を形成してもよい。

【0059】

【発明の効果】この発明によれば、ストリップ線路の特性インピーダンスの値を分波器パッケージに接続される外部回路の特性インピーダンス値よりも大きく設定すること、ストリップ線路の両端において線路幅を異ならせること、又は、接地用端子の数をフィルタチップを構成する並列腕弾性表面波共振器の数よりも多く設けることによって、フィルタチップの特性劣化を改善することが

できる。

【図面の簡単な説明】

【図1】この発明の一実施例である分波器の構成図である。

【図2】分波器のフィルタチップの周波数特性の説明図である。

【図3】この発明の一実施例である多層セラミックパッケージを用いた分波器の平面図及び断面図である。

【図4】この発明のストリップ線路の形状の例を示す平面図である。

【図5】この発明におけるストリップ線路の特性インピーダンス値に対するフィルタ特性の変化を示す測定図である。

【図6】この発明の第2実施例におけるストリップ線路の特性インピーダンスの変化を示す測定図である。

【図7】第1実施例と第2実施例との帯域特性の比較図である。

【図8】この発明における分波器パッケージの電氣的等価モデルである。

【図9】この発明の実施例における帯域特性の測定図である。

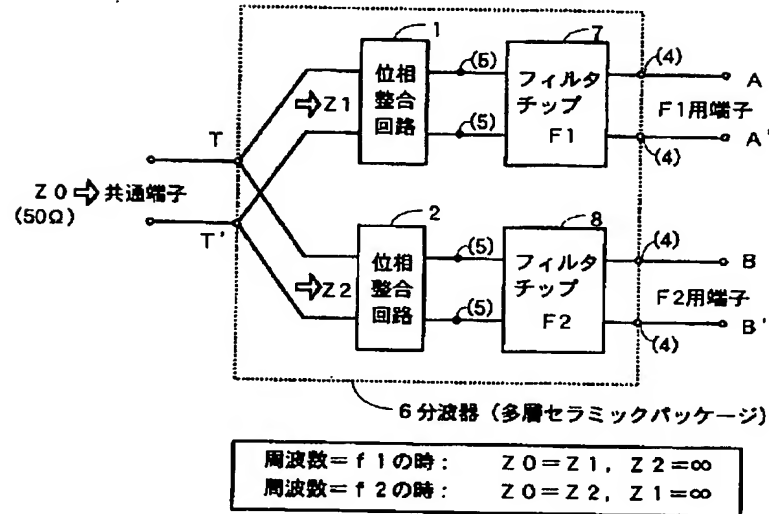
【図10】従来における分波器パッケージの平面図及び断面図である。

【符号の説明】

- 1 位相整合回路（ストリップ線路）
- 2 位相整合回路（ストリップ線路）
- 3 接地用端子
- 4 フィルタ側信号端子
- 5 共通側信号端子
- 6 多層セラミックパッケージ
- 7 フィルタチップ
- 8 フィルタチップ
- 9 ワイヤ

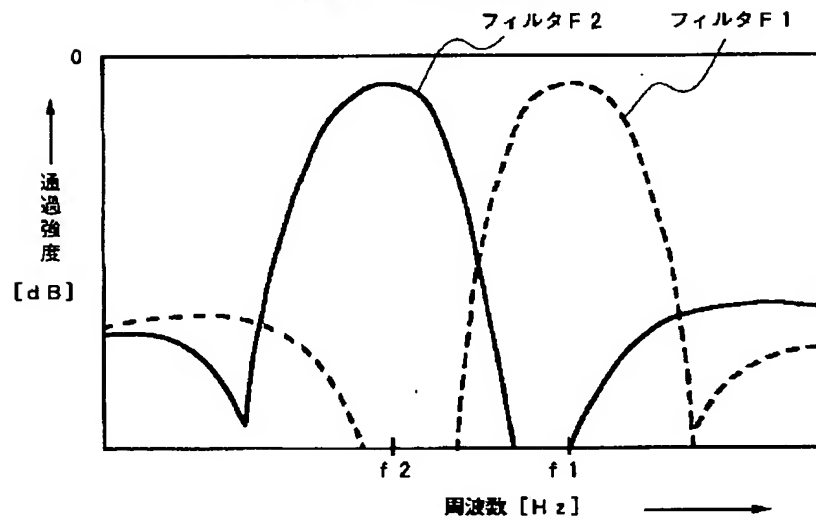
【図1】

この発明の第1実施例の分波器の構成図



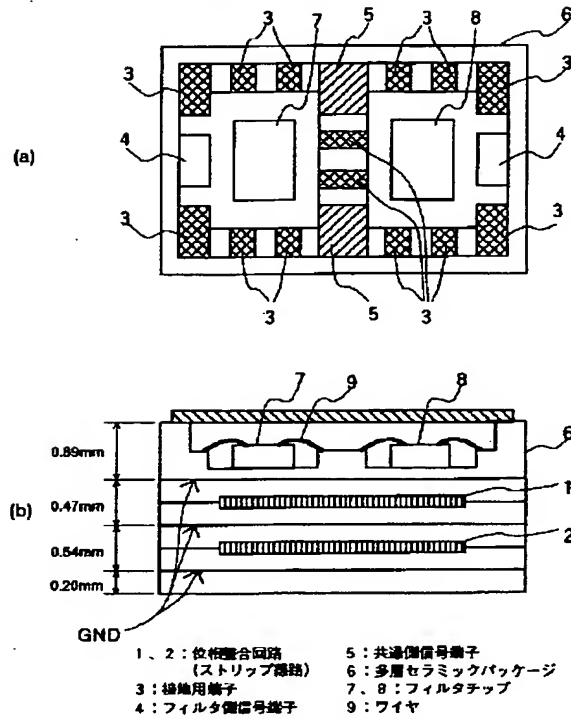
【図2】

分波器のフィルタの周波数特性図



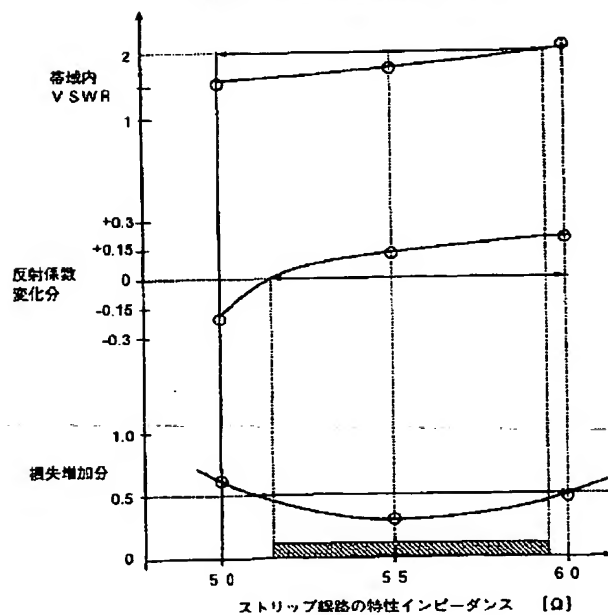
【図3】

この発明の第1実施例の多層セラミックを用いた分波器の平面図及び断面図



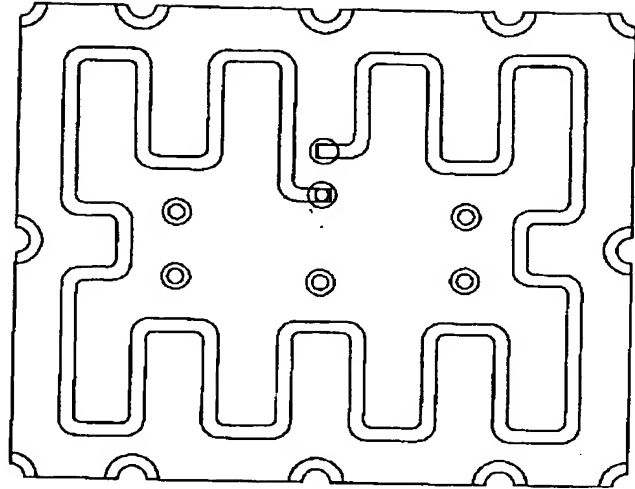
【図5】

この発明のストリップ線路の特性値の測定図



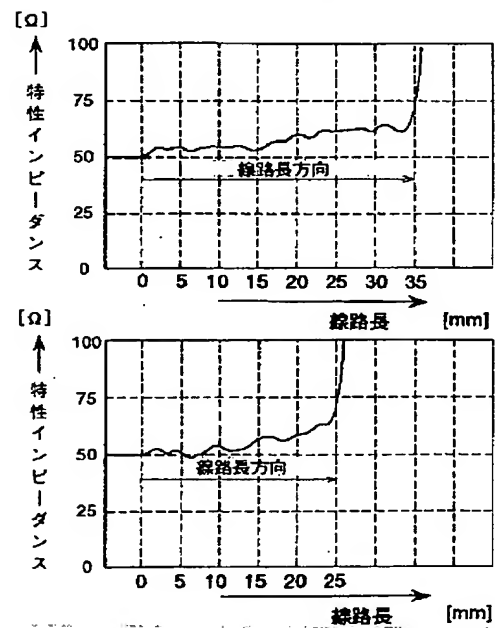
【図4】

ストリップ線路の平面図



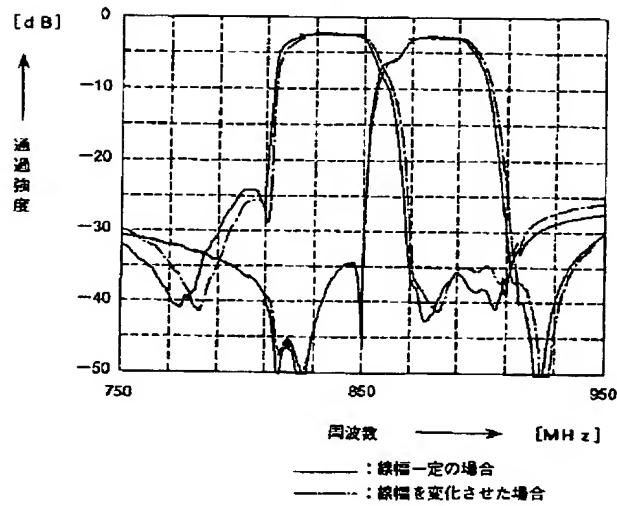
【図6】

第2実施例におけるストリップ線路の特性インピーダンス



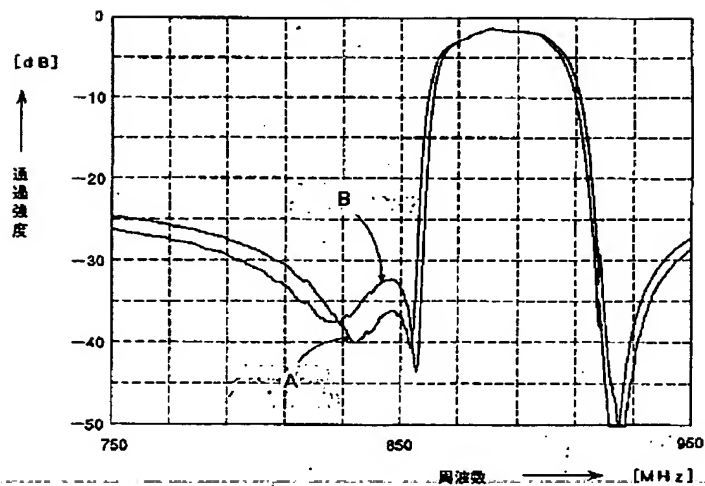
【図7】

第1実施例と第2実施例との帯域特性の比較図



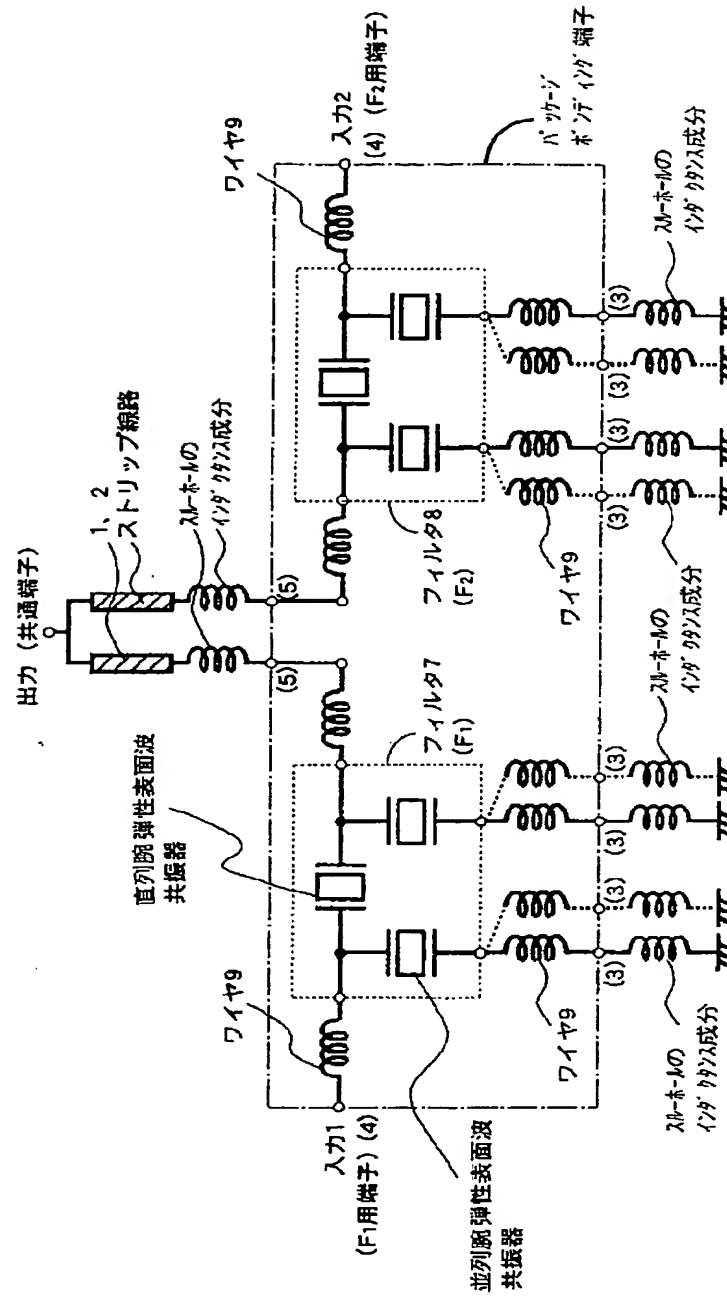
【図9】

この発明の実施例における帯域特性の測定図



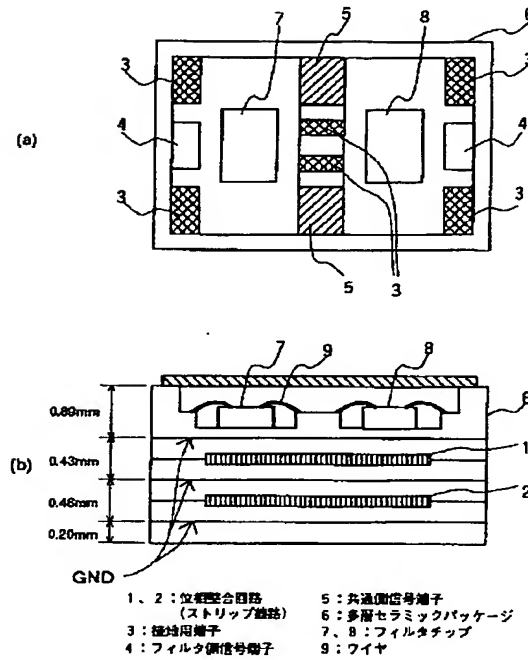
【図8】

この発明の実施例における分波器の電氣的等価回路モデル



【図10】

従来の多層セラミックパッケージを用いた分波器の平面図及び断面図



フロントページの続き

(72) 発明者 平沢 暢朗
 神奈川県川崎市中原区上小田中1015番地
 富士通株式会社内

(72) 発明者 大森 秀樹
 神奈川県川崎市中原区上小田中1015番地
 富士通株式会社内

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Two surface acoustic wave filter chips which have band center frequency different, respectively, It is the multilayer splitter package which stored the circuit for phase matching between two filters in one. It is formed of at least two strip lines where said circuit for phase matching was laminated. The surface acoustic wave resonator of a juxtaposition arm connected to juxtaposition to the signal line with which said filter chip connects said strip line with the common signal terminal for connecting said external circuit, The splitter package characterized by forming more number of the terminals for touch-down for consisting of surface acoustic wave resonators of a serial arm connected to a serial, and grounding said filter chip further than the number of the surface acoustic wave resonators of said juxtaposition arm.

[Claim 2] The splitter package according to claim 1 characterized by making it larger than the characteristic-impedance value of the external circuit where the characteristic-impedance value of said strip line is connected to said splitter package.

[Claim 3] The splitter package according to claim 2 characterized by making the characteristic-impedance value of said strip line into less than $1.11 \pm 7\%$ to the characteristic-impedance value of said external circuit.

[Claim 4] The splitter package according to claim 1, 2, or 3 characterized by hierarchizing and forming said filter chip and strip line.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the package for splitters of the many hierarchies who had the circuit for phase matching especially about the splitter package which used the surface acoustic wave band-pass filter.

[0002] In recent years, the miniaturization of the migration communication equipment represented by portable telephone is advanced quickly, and small and high performance-ization of the components used for these are demanded. In order to perform branching of the signal in these radio device, and generation, the splitter is used so that a sending signal and an input signal may not interfere. Although a splitter has many which were constituted by the band-pass filter which used the dielectric, band rejection filters, or those combination, research and development in what used the elastic surface filter is done by the end of today.

[0003]

[Description of the Prior Art] When it constitutes a splitter using two band pass surface acoustic wave filter chips F1 and F2, it is necessary to design so that it may not interfere in a mutual filter shape, therefore a phase matching circuit is added to each filter.

[0004] Although it is designed so that this may generally have a value with the above-mentioned filter chips F1 and F2 near the characteristic impedance (usually 50ohms) of the whole splitter circuit near the center frequency of each passband and a characteristic impedance may have a far big value in other frequency bands It is because it is difficult to make it not interfere to a partner's filter shape in the passband of a partner's filter chip for the resisted effects which exist in a circuit pattern. The constant of this phase matching circuit is determined by the value and difference of the center frequency (f1 and f2) of two filter chips.

[0005] Conventionally, the thing using the track which plays a role of the thing using L (inductance) component and C (capacitor) component as this phase matching circuit or L, and a C component etc. is proposed.

[0006] For example, the splitter which formed the phase matching circuit by the metaled strip line on the glass epoxy group plate or the ceramic substrate is indicated by JP, 5-167388, A and JP, 5-167389, A. Moreover, there are some which dedicated two filter chips and a phase matching circuit into the multilayer ceramic package.

[0007] The example of the splitter using this conventional multilayer ceramic package is shown in drawing 10 (a) and (b). The filter chips 7 and 8 were carried in the multilayer ceramic package 6 with which two or more ground layers GND, the phase matching circuits 1 and 2, and the terminal 3 for touch-down, the filter side signal terminal 4 and the common signal terminal 5 were prepared, and this has connected between the filter chips 7 and 8, each terminals 3 and 4, and 5 to it with the wire 9, as shown in this drawing.

[0008] As shown in this drawing, the phase matching circuits 1 and 2 dedicated in the package are located in the location inserted into the GND layer in the lower part of the layer of a filter chip, are usually formed of the strip line, and they are created so that it may be made in agreement with the characteristic impedance of the external circuit where the characteristic impedance is connected to the common signal terminal 5. Thereby, reduction of the loss of circuit is achieved.

[0009]

[Problem(s) to be Solved by the Invention] However, a characteristic impedance changes with the frequencies of the signal which uses the filter chip with two different center frequency which constitutes a splitter. For example, the characteristic impedance of a filter chip serves as a characteristic impedance of an external circuit, and a value of an abbreviation EQC in a passband, is smaller than the characteristic impedance of an external circuit to Haruka in an inhibition zone, or serves as a big value. And in order to reduce the loss of circuit, in case these are used and a splitter is constituted, it must be made not to have to degrade a filter chip and the mutual property of an external circuit. For that purpose, in a mutual pass band, it is an ideal that the reflection coefficient is also abbreviation 1 infinitely [the other party's characteristic impedance].

[0010] Although the circuit which adjusts a phase is required and making the strip line which was described above form is proposed in order to bring close to such an ideal property, in proportion to track length, resistance also increases in this case. That resistance increases has a

possibility of bringing about generating of the propagation loss of a signal, and the increment in the stray capacity in a distributed constant. The degree of that effect becomes large, so that the frequency of the signal which the increment in this stray capacity affects a phase circuit constant etc., and is used turns into high frequency. That is, it becomes degradation of the property of branching of a transceiver signal, and leads to loss of transfer of a transceiver signal further. [0011] Moreover, if the ingredient of a high dielectric constant is used for a package, in order to have to combine each class at an elevated temperature, therefore to have to use a high-melting thing also for the strip line, the degree of degradation of the above-mentioned filter shape becomes large.

[0012] Then, this invention is made in consideration of the above situations, and aims at offering the splitter package which can improve property degradation of two filters with which band center frequency differs by a setup of the characteristic impedance of the strip line which is a phase matching circuit built in the splitter package, and adjustment of the number of the terminals for touch-down of a splitter package.

[0013] Here, by setting up the value of the characteristic impedance of the strip line more highly rather than the value of the characteristic impedance of the external circuit where it connects with a splitter, compared with the time of making the two above-mentioned characteristic impedances in agreement, the loss of signal of a band is usually reduced, and it aims at improving property degradation.

[0014] Moreover, by making [more] the number of the terminals for touch-down of the package for spectral separation than the number of the surface acoustic wave resonators of the juxtaposition arm which constitutes a filter chip, the signal magnitude of attenuation of a rejection band region is made to increase, and it aims at improving property degradation.

[0015]

[Means for Solving the Problem] Two surface acoustic wave filter chips which have the band center frequency from which this invention differs, respectively, It is the multilayer splitter package which stored the circuit for phase matching between two filters in one. It is formed of at least two strip lines where said circuit for phase matching was laminated. The surface acoustic wave resonator of a juxtaposition arm connected to juxtaposition to the signal line with which said filter chip connects said strip line with the common signal terminal for connecting said external circuit, It consists of surface acoustic wave

resonators of a serial arm connected to a serial, and the splitter package characterized by forming more number of the terminals for touch-down for grounding said filter chip further than the number of the surface acoustic wave resonators of said juxtaposition arm is offered.

[0016] It is desirable that you may make it larger than the characteristic-impedance value of the external circuit where the characteristic-impedance value of said strip line is connected to a spectral separation package here, and it takes 1.11 times especially for less than $\pm 7\%$. Moreover, you may make it make the width of face of said strip line differ in the both ends of the strip line.

[0017] Moreover, said filter chip and said strip line are hierarchized, and it may be made to be formed them.

[0018] Here, although a splitter package is generally formed by the alumina or the glass ceramic, what is necessary is just an ingredient with a high dielectric constant. Moreover, although metals, such as gold, a tungsten, and copper, are used, the ingredient of the strip line with high conductivity with few resisted parts is desirable. Moreover, the two strip lines are faced across and formed between the layers of the package made from an ingredient of a high dielectric constant which was described above, and, as for the two strip lines, it is desirable to intervene, to laminate the layer of a package and to be formed.

[0019]

[Function] Since more number of the terminals for touch-down for grounding a filter chip than the number of the surface acoustic wave resonators of the juxtaposition arm which constitutes a filter chip is formed according to this invention, the signal magnitude of attenuation of the rejection band region of a filter chip is made to increase, and property degradation can be improved.

[0020] Moreover, since it has set up more greatly than the characteristic-impedance value of the external circuit where the value of the characteristic impedance of the strip line is connected to a splitter package, the loss of signal of the passband of a filter chip can be reduced, and property degradation can be improved.

[0021] Moreover, since a filter chip and the strip line are hierarchized and formed, a splitter package can be miniaturized.

[0022]

[Example] Hereafter, based on the example shown in a drawing, this invention is explained in full detail. In addition, this invention is not limited by this.

[0023] The outline block diagram of the splitter about this invention is shown in 1st example drawing 1. As shown in this drawing, to common

terminal T-T', two surface acoustic wave band-pass filter chips F1 and F2 are connected, and two phase matching circuits 1 and 2 are formed among these filter chips and T-T'.

[0024] Here, a common terminal T and T' are terminals which connect the external circuit which transmits and receives an electric wave through an antenna. Moreover, the terminal for F2 to which the circuit for reception of the terminal for F1 and the exterior where it connects with the filter chips F1 and F2 of this drawing, for example, the external circuit for transmission is connected is prepared.

[0025] The explanatory view of the frequency characteristics of the filter chip of a splitter is shown in drawing 2. As shown in this drawing, the surface acoustic wave band-pass filter chips F1 and F2 have mutually different band center frequency, for example, the center frequency f2 of 932MHz(s) and the filter chip F2 is set as 878MHz for the center frequency f1 of the filter chip F1. In order to make it the band-pass response of each filter chip not interfere each other at this time (i.e., in order to make it the crest of the passage reinforcement of each filter chip in drawing 2 not interfere each other if possible), the circuit for phase matching is added.

[0026] The top view and sectional view of a splitter using the multilayer ceramic package in this invention are shown in drawing 3 (a) and (b). In this drawing, 1 and 2 are phase matching circuits and are formed of the strip line using ingredients, such as a tungsten. GND is a grand layer and a laminating is carried out in between across the two strip lines. 3 is a terminal for touch-down for grounding this splitter, 4 is a filter side signal terminal connected to the filter chip after branching a signal, and 5 is a community side signal terminal linked to an external circuit.

[0027] 7 and 8 are filter chips and they are carried above a GND layer. Moreover, the filter chips 7 and 8, and the terminal 3 for touch-down, the filter side signal terminal 4 and the community side signal terminal 5 are connected by the wire 9. Moreover, the strip lines 1 and 2, each signal terminal, and a filter chip are combined through the through hole and beer which were formed over the layer and connected electrically in order to make a layered structure.

[0028] The multilayer ceramic package 6 with the above configurations is created with a glass ceramic ingredient (dielectric constant = 5), and can be formed in the height of vertical 7.5 mm, width 8.5 mm, and height 2.1 mm extent.

[0029] Moreover, the two strip lines 1 and 2 embedded between GND layers consist of tracks of the shape of a straight line which bent suitably

not on mere straight-line Rhine but on the same flat surface. The example of the top view of the configuration of this strip line 1 is shown in drawing 4 . In addition, the die length of the strip line 1 is 35mm, and line breadth is 0.2mm. It is extent. Although the strip line 1 differs from a configuration and the die length of another strip line 2 is also as short as 25mm, line breadth is the 0.2 samemm.

[0030] The two strip lines were formed between the GND layers created with the glass ceramic ingredient, as shown in drawing 3 (a) and (b), but in order to set the characteristic-impedance value of the pattern of the two strip lines to 55 ohms, thickness of each GND layer was made into the value as shown in drawing 3 (b). Here, the characteristic-impedance value (= 55ohms) of the strip line is set up more greatly than the characteristic-impedance value (= 50ohms) of an external circuit.

[0031] Although the example of the splitter package which has two or more terminals for touch-down on a front face in drawing 3 was shown, the property in the case of [than the number of the juxtaposition arm surface acoustic wave resonators of that interior where the number of these terminals for touch-down, i.e., the bonding pad for touch-down, constitutes a filter chip] more is explained first.

[0032] Generally the interior of a filter chip consists of surface acoustic wave resonators of a serial arm connected with the surface acoustic wave resonator of the juxtaposition arm connected to juxtaposition to the signal line which connects the above mentioned common terminal and the above mentioned strip line to this signal at a serial.

[0033] Moreover, as shown in drawing 3 (a), the terminal 3 for touch-down which exists in a front face, the filter side edge child 4, and the common signal terminal 5 are connected with that of the end of these resonators of a filter chip by the wire 9. However, since this splitter is laminated, a through hole and beer are used for the strip line of the lower layer section, or touch-down.

[0034] The electric equivalence model of the splitter package of drawing 3 is shown in drawing 8 . Here, the filter chips 7 and 8 are constituted from one serial arm surface acoustic wave resonator and two juxtaposition arm surface acoustic wave resonators by both. Moreover, although a filter chip is connected with each terminal by the wire 9, an inductance component exists in a wire 9 and an inductance component as shown in drawing also in the through hole for connecting with the stripline of further a lower layer or an earth terminal exists.

[0035] Although it is known that the signal magnitude of attenuation of the rejection band region of a filter will change by changing the number

of the wires connected to this juxtaposition arm surface acoustic wave resonator, this is for the inductance component by the wire 9, the through hole, and beer to change. Since this inductance component had a bad influence on the magnitude of attenuation as a leak of a RF signal, made it better for an inductance component to decrease generally.

[0036] Therefore, as shown in drawing 3 (a), more terminals 3 for touch-down than the number of juxtaposition arm surface acoustic wave resonators are installed in a splitter front face. Since the number of the number of the wires 9 which connect the terminal 3 for touch-down with a filter, a through hole, and beer is increased to juxtaposition by this, the inductance component which these had contributed can be decreased.

[0037] When the number of the terminals for touch-down is made to increase to drawing 9 as described above and the terminal for touch-down of (A), the number of juxtaposition arm surface acoustic wave resonators, and the same number is prepared, the example of a comparison of the band property of (B) is shown. Here, when making the number of the terminals for touch-down increase, at least two pieces shall be prepared to one juxtaposition arm surface acoustic wave resonator. In this drawing, it turns out that the direction at the time of making the number of the terminals for touch-down increase can improve about 5dB of magnitude of attenuation in the rejection band region of a filter chip. In addition, to the passband of a filter chip, most degradation of a property is not seen like drawing 9 at this time.

[0038] Moreover, the magnitude of attenuation is improvable also by making the number of the wires which connect the same earth terminal and the same filter, without making the number of earth terminals besides in the case of making the number of earth terminals increase as mentioned above increase increase. Each of these is considered to be because for the inductance component which exists in a through hole and a wire to be decreased as described above.

[0039] The direction in which many terminals 3 for touch-down were formed by the above thing as long as the tooth space of a splitter package allowed can improve the property of a filter. Therefore, the signal magnitude of attenuation can be made to increase only to a rejection band region by forming more number of the terminals for touch-down than the number of juxtaposition arm surface acoustic wave resonators, without carrying out degradation of a property to the passband of a filter chip. This means that the property over the passband of a partner's filter chip is mutually improvable.

[0040] The measurement Fig. of change of the filter shape to the

characteristic-impedance value of the strip line is shown in drawing 5 . As a filter shape value, the loss increment in the passband of the other party filter chip when combining with the other party filter is shown on the axis of ordinate after the phase rotation by part for the reflection coefficient change in the partner passband in the phase rotation order by the inside VSWR of a passband after the phase rotation by the strip line (Voltage Standing Wave Ratio: electrical-potential-difference constant **** ratio), and the strip line, and the strip line.

[0041] Here, the inside VSWR of a passband is usually used or less by two, and shows 1 with an ideal filter. Therefore, it is better for VSWR to show the value near 1 as much as possible or less by two.

[0042] Moreover, although it is ideally desirable that it is 1 as for the reflection coefficient in the other party passband, in order to show the value of 0.85-0.90 and to avoid property degradation of a filter with the filter usually used, it is an indispensable condition that the amount of reflection coefficient change is the value (0 or more [i.e.,]) of the direction which brings a reflection coefficient close to 1 as much as possible.

[0043] Moreover, it is 0-0.5 as loss increment which does not have a problem in a substantial signal transmission here although loss will also be fluctuated according to it if the characteristic impedance of the strip line is changed. The range of until shall be permitted.

[0044] In this drawing, when a characteristic impedance is 50ohms, although VSWR shows the good numeric value compared with the case of 55 ohms, the value of a part for reflection coefficient change and loss increment shows the bad numeric value.

[0045] Therefore, in drawing 5 , it can be said that property degradation of a filter has little direction which the characteristic impedance of the strip line set to 55 ohms rather than 50 ohms. That is, the characteristic impedance of the strip line means that property degradation has less direction with a big value a little than the characteristic impedance of an external circuit. Moreover, if a characteristic impedance becomes near 60ohm, a VSWR value will become two or more, and it is in the condition that degradation of the filter shape which the increment of mismatch loss comes to exceed 0.5 and cannot disregard is occurring.

[0046] Then, for VSWR, the amount of [2 or less and] reflection coefficient change is [0 or more and loss increment] 0.5 as criteria which choose the characteristic impedance of the strip line which is satisfactory practically. The following will be adopted. Since degradation of a filter shape is pressed down and it does not become a

problem at a substantial signal transmission at this time, as a characteristic impedance of the strip line, $\pm 7\%$ (51.615–59.385ohms: range shown with the slash of drawing 5) can be used 1.11 times to the characteristic-impedance value of 50 ohms of an external circuit.

[0047] Here, as a upper limit of the characteristic impedance of the strip line, that from which VSWR is set to 2 was adopted, and that from which it is set to 0 by the amount of reflection coefficient change is adopted as the lower limit. It is ± 7 1.11 times as many% which standardized the range of the upper limit of this characteristic impedance, and a lower limit with the characteristic-impedance value of 50 ohms of an external circuit as this.

[0048] As mentioned above, by setting up more greatly than the characteristic-impedance value of an external circuit the characteristic-impedance value of the strip line which is a phase matching circuit, the loss of signal of a filter chip passband can be decreased, and property degradation of a filter chip can be improved.

[0049] Moreover, the two strip lines are laminated, and further, since the filter chip is carried above the strip line, the magnitude of the whole splitter package can be miniaturized. Moreover, since property degradation of a filter chip is improvable as mentioned above, the yield on manufacture of a splitter package can also be raised.

[0050] The example of the splitter at the time of changing the 2nd example, next the width of face of the strip line in the both ends is shown. Although the width of face of the pattern of the strip line embedded between grand layers as shown in drawing 4 in the splitter with lamination [as / in drawing 3] is changed, if the strip line 1 is taken for an example, the side connected with a filter chip will be set to 240 micrometers, pattern width of face is gradually narrowed to the direction of track length, the side connected with the common terminal of the strip line is set to 180 micrometers, and it may be 200 micrometers in track middle.

[0051] Drawing which measured change of the characteristic impedance at the time of changing the track width of face of the strip line in drawing 6 is shown. However, the component by resistance of a track is also contained in this. In this drawing, track length deserves an axis of abscissa and an axis of ordinate is the characteristic impedance of the strip line. The track length corresponding to the strip line 1 in the graph on drawing 6 is a 35mm thing, and the track length corresponding to the strip line 2 in a lower graph is a 25mm thing.

[0052] Moreover, the left-hand side of a graph is the filter tip side with wide track width of face, and the right-hand side of a graph is a

common terminal side with narrow track width of face. The graph of this drawing shows that become 1.3 times by the common terminal side with narrow 0.95 times and track width of face, and the characteristic impedance of the strip line has become 1.11 times by the whole average by the filter tip side with wide track width of face, when it standardizes with the characteristic-impedance value of 50 ohms of an external circuit.

[0053] The measurement Fig. of the comparison the case where track width of face [as / in the 1st example] is fixed, and at the time of changing the track width of face in this 2nd example is shown in drawing 7 . Breadth is a frequency and an axis of ordinate is passage reinforcement.

[0054] According to this, it turns out that, as for mismatch loss, the direction at the time of changing line breadth is set to about 0.20dB by improving passage reinforcement, and mismatch loss is reduced to about 80 percent compared with the case of line breadth regularity of the 1st example. Although the characteristic-impedance value of the strip line differs from the characteristic-impedance value of an external circuit greatly, since the characteristic-impedance value of a filter chip turns into a value equivalent to an external circuit as a result of causing phase rotation by the strip line, this is considered that mismatch loss more nearly actual than a theoretical value became small.

[0055] As mentioned above, by changing the line breadth of the strip line in the both ends, the loss of signal of the passband of a filter chip can be reduced, and property degradation of a filter chip can be improved. Moreover, the yield of manufacture of a splitter package can also improve by improvement of this property degradation.

[0056] In addition, a package ingredient can improve the property of a filter like abbreviation, although not only a glass ceramic but an alumina (dielectric constant: 10) may be used and the difference in some is seen as an absolute value of the magnitude of attenuation. Therefore, even if it uses ingredients, such as a mullite, as a package ingredient, it cannot be overemphasized that the same result is obtained.

[0057] In addition, although the two strip lines were laminated and the filter chip and the splitter package of the structure where the strip line was hierarchized were used in the above example, the two strip lines and filter chips may be arranged side by side on the glass ceramic substrate of one plate, without laminating. in this case, the splitter of the structure possible [height / low] and laminated according to the application although the area of base increased -- or what is necessary is just to adopt the splitter of the structure which has

arranged the filter chip etc. to juxtaposition

[0058] Moreover, a splitter may be formed so that it may have the structure which has arranged the strip line and a filter chip on a respectively different substrate, and the structure which embeds the two strip lines into a glass ceramic substrate at juxtaposition.

[0059]

[Effect of the Invention] According to this invention, property degradation of a filter chip is improvable setting up more greatly than the characteristic-impedance value of the external circuit where the value of the characteristic impedance of the strip line is connected to a splitter package, changing track width of face in the both ends of the strip line, or by forming more number of the terminals for touch-down than the number of the juxtaposition arm surface acoustic wave resonators which constitute a filter chip.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram of the splitter which is one example of this invention.

[Drawing 2] It is the explanatory view of the frequency characteristics of the filter chip of a splitter.

[Drawing 3] It is the top view and sectional view of a splitter using the multilayer ceramic package which is one example of this invention.

[Drawing 4] It is the top view showing the example of the configuration of the strip line of this invention.

[Drawing 5] It is the measurement Fig. showing change of the filter shape to the characteristic-impedance value of the strip line in this invention.

[Drawing 6] It is the measurement Fig. showing change of the characteristic impedance of the strip line in the 2nd example of this invention.

[Drawing 7] It is the comparison Fig. of the band property of the 1st example and the 2nd example.

[Drawing 8] It is the electrical equivalent model of the splitter package in this invention.

[Drawing 9] It is the measurement Fig. of the band property in the example of this invention.

[Drawing 10] It is the top view and sectional view of a splitter package in the former.

[Description of Notations]

- 1 Phase Matching Circuit (Strip Line)
- 2 Phase Matching Circuit (Strip Line)
- 3 Terminal for Touch-down
- 4 Filter Side Signal Terminal
- 5 Community Side Signal Terminal
- 6 Multilayer Ceramic Package
- 7 Filter Chip
- 8 Filter Chip
- 9 Wire

[Translation done.]

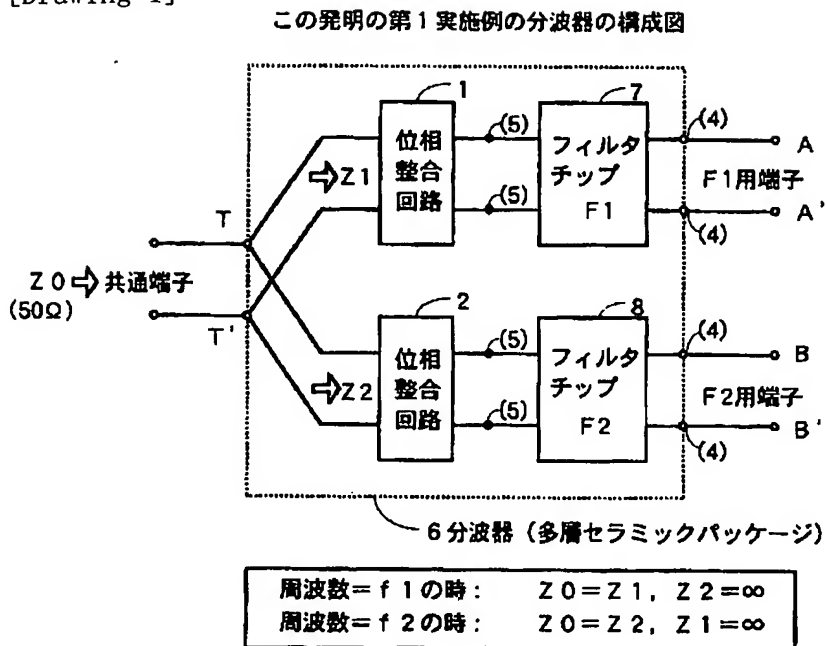
* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

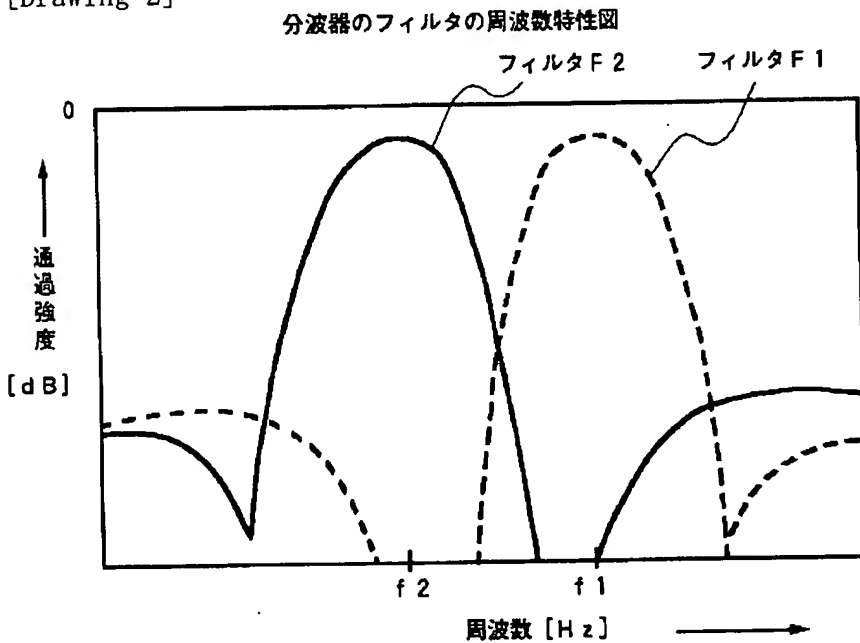
- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2. **** shows the word which can not be translated.
- 3. In the drawings, any words are not translated.

DRAWINGS

[Drawing 1]

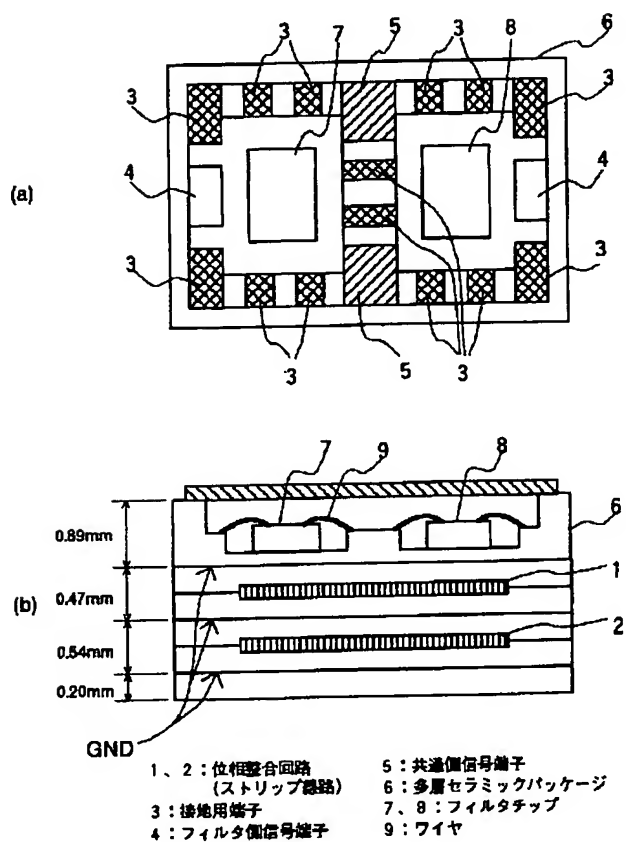


[Drawing 2]

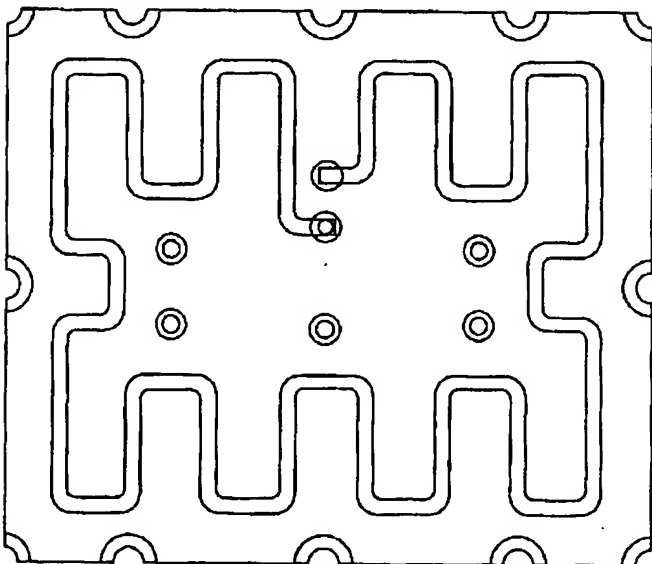


[Drawing 3]

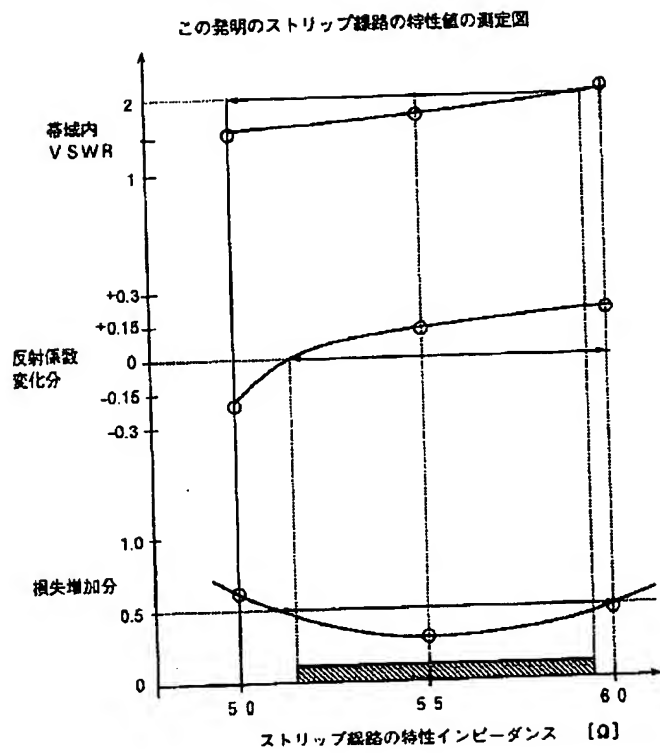
この発明の第1実施例の多層セラミックパッケージを用いた
分波器の平面図及び断面図



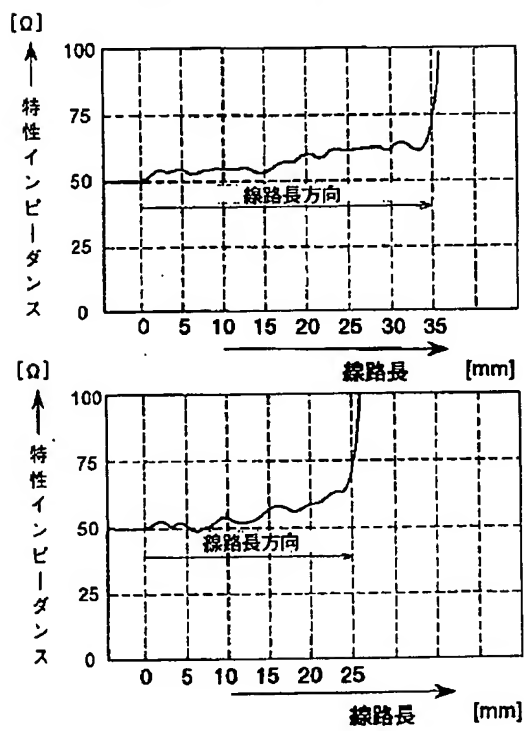
[Drawing 4]
ストリップ線路の平面図



[Drawing 5]

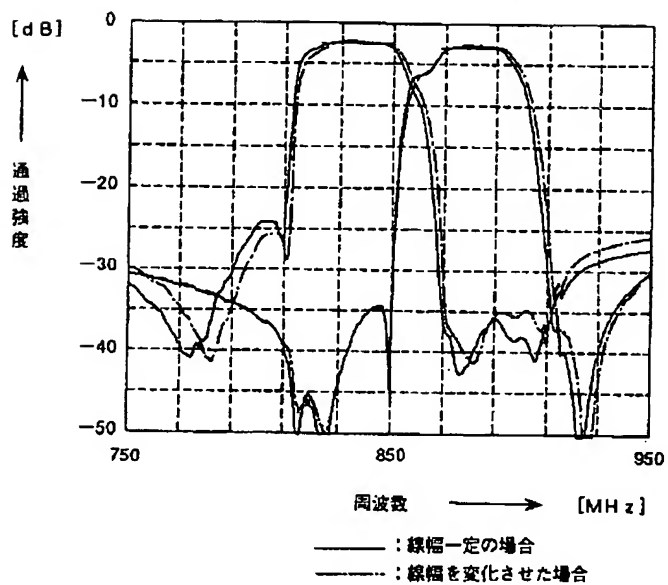


[Drawing 6]
第2実施例におけるストリップ線路の特性インピーダンス



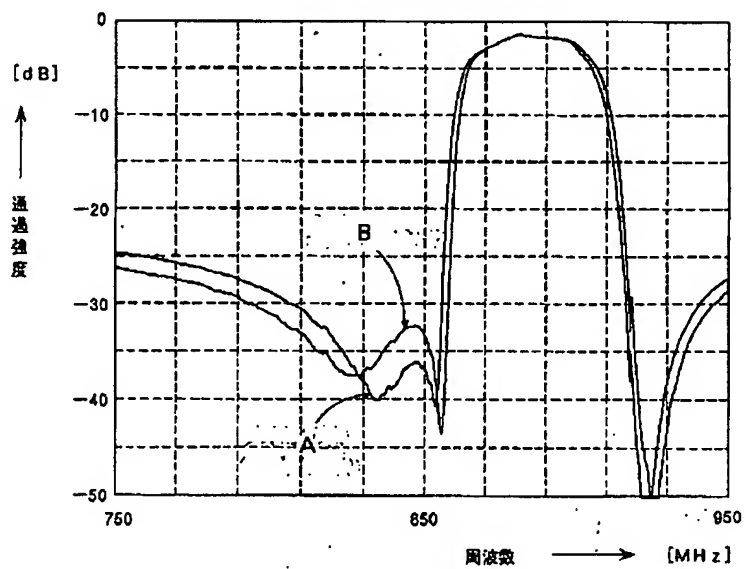
[Drawing 7]

第1実施例と第2実施例との帯域特性の比較図



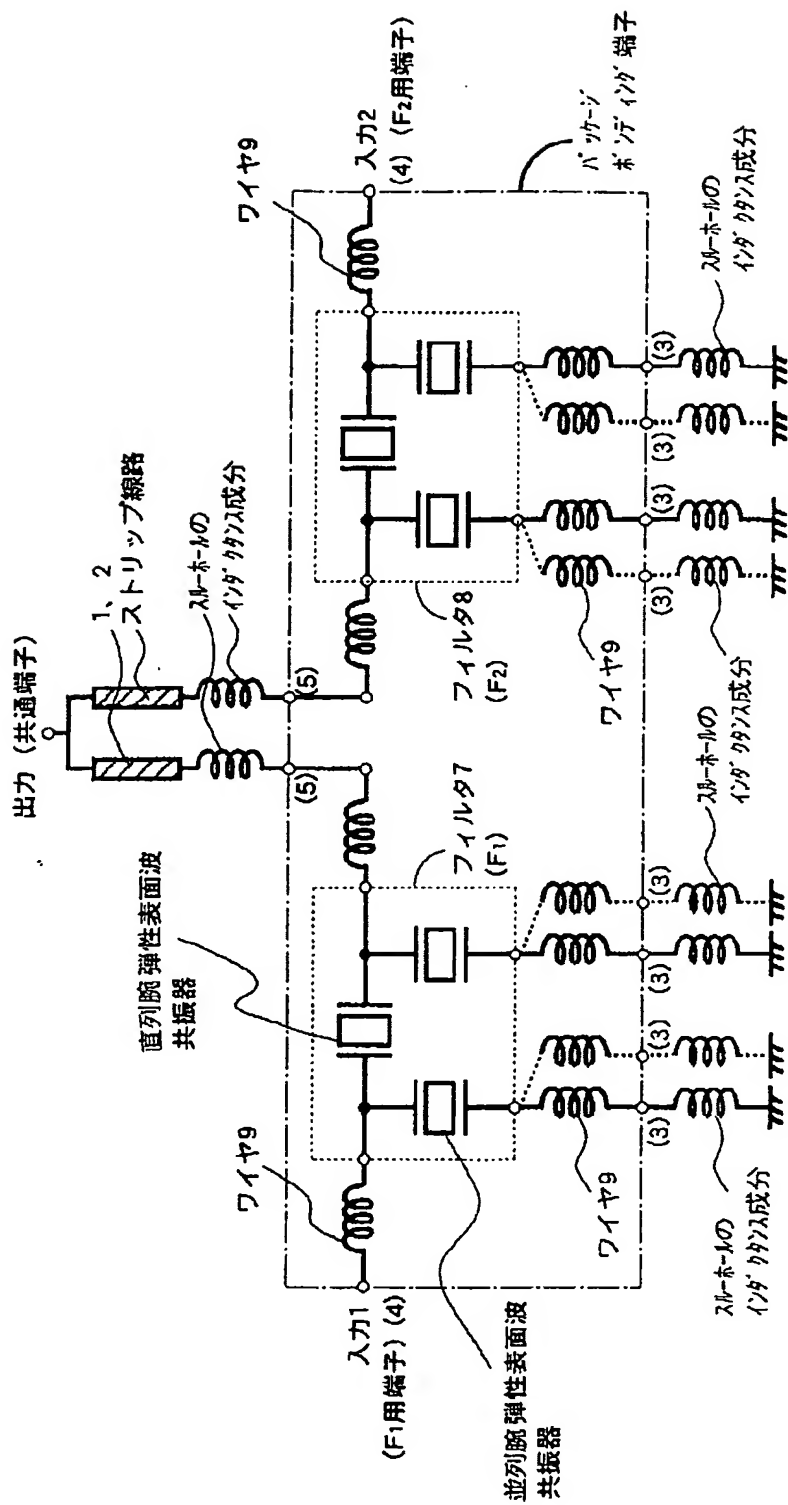
[Drawing 9]

この発明の実施例における帯域特性の測定図



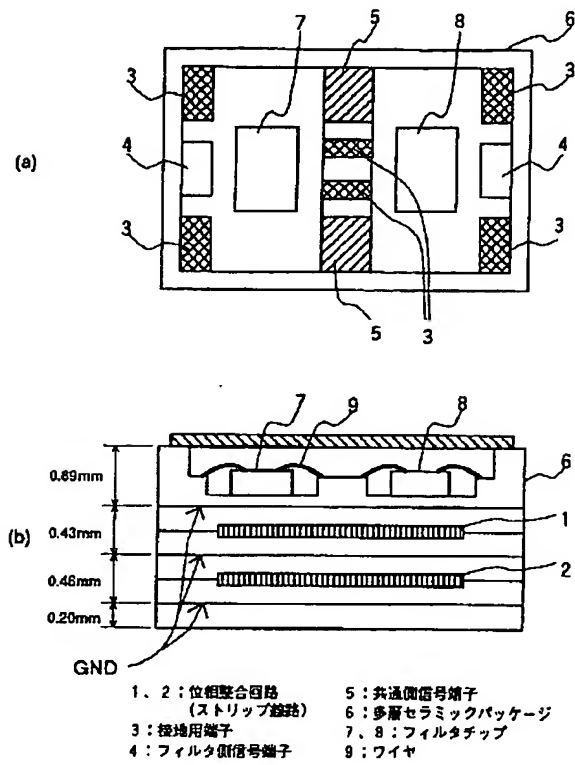
[Drawing 8]

この発明の実施例における分波器の電氣的等価回路モデル



[Drawing 10]

従来の多層セラミックパッケージを用いた分波器の平面図及び断面図



[Translation done.]